

江苏大学
硕士研究生入学考试样题 **A 卷**

科目代码： 834

满分： 150 分

科目名称： 电子技术

注意：①认真阅读答题纸上的注意事项；②所有答案必须写在答题纸上，写在本试题纸或草稿纸上均无效；③本试题纸须随答题纸一起装入试题袋中交回！

一、单项选择题（本大题共 20 小题，每小题 2 分，共 40 分） 请将正确选项前的字母连同题号一起，写上答题纸，否则无效。

- 1、BJT 工作在饱和状态的偏置条件是【 】。
A、发射结正偏，集电结反偏； B、发射结正偏，集电结正偏；
C、发射结反偏，集电结反偏； D、发射结反偏，集电结正偏
- 2、对于 CMOS 与非门电路，下列多余输入端的处理方法中不正确的是【 】。
A、悬空； B、直接与 V_{DD} 相连；
C、通过 $1k\Omega$ 电阻接 V_{DD} ； D、与邻近输入端相连
- 3、下列集成门电路中抗干扰性能最好的是：【 】。
A、CT7400: $U_{OH} \approx 2.4V$, $U_{OL} \approx 0.4V$, $U_{IH} \approx 2.0V$, $U_{IL} \approx 0.8V$;
B、CT74LS00: $U_{OH} \approx 2.7V$, $U_{OL} \approx 0.5V$, $U_{IH} \approx 2.0V$, $U_{IL} \approx 0.8V$;
C、CC4001: $U_{OH} \approx 4.9V$, $U_{OL} \approx 0.1V$, $U_{IH} \approx 3.5V$, $U_{IL} \approx 1.5V$;
D、74HC00: $U_{OH} \approx 4.9V$, $U_{OL} \approx 0.1V$, $U_{IH} \approx 3.5V$, $U_{IL} \approx 1.0V$
- 4、十六选一数据选择器的地址输入（选择控制）端有【 】个。
A、16; B、2; C、4; D、8
- 5、3 线-8 线译码器 CT74LS138 处于译码状态时，输入信号 A 、 B 、 C 依次从地址输入端 A_2 、 A_1 、 A_0 接入，当 $ABC=001$ 时，输出信号 $\overline{Y}_7 \sim \overline{Y}_0 =$ 【 】。
A、11111101; B、11110111; C、00000010; D、10111111
- 6、主从 JK 触发器可能会出现【 】现象。
A、一次变化； B、空翻； C、输出状态不定； D、 Q^n 等于 $\overline{Q^n}$
- 7、集成 D 触发器中引脚 R 的作用是【 】。
A、同步清零； B、异步清零； C、同步置数； D、重新启动
- 8、为了把串行输入的数据转换为并行输出的数据，可以使用【 】。

A、寄存器； B、移位寄存器； C、计数器； D、存储器

9、把一个六进制计数器与一个四进制计数器级联可得【 】进制计数器。

A、6； B、4； C、10； D、24

10、一个同步时序逻辑电路可用【 】三组函数表达式描述。

A、最小项之和、最大项之积和最简与或式； B、逻辑图、真值表和逻辑式；
C、输出方程、驱动方程和状态方程； D、输出方程、特性方程和状态方程

11、共基放大电路的电压增益与共射放大电路接近，但前者的优势是：具有【 】。

A、较稳定的增益； B、较宽的频带；
C、较小的输出电阻； D、较强的抗干扰能力

12、多级放大电路的通频带与组成它的任一级放大电路的通频带相比：【 】。

A、前者频带宽； B、前者频带窄； C、两者频带等宽； D、无可比性

13、大功率音频设备中常采用变压器耦合方式连接放大器与负载，这是因为变压器耦合具有【 】的能力。

A、提高增益； B、抑制干扰； C、阻抗变换； D、提高带宽

14、恒流源具有不同的静态电阻和动态电阻，这使得它在直流通路中体现出适中的阻抗特性，而在交流通路中体现【 】的阻抗特性。

A、0； B、非常大； C、随电压变化； D、很小

15、差动放大电路的共模增益 A_{uc} 定义为【 】。

A、输出电压变化量与输入电压之比； B、输出电压与输入电压变化量之比； C、输出电压变化量与输入共模电压之比； D、输出电压变化量与输入差模电压之比

16、在运放的线性应用电路中，给集成运放加负反馈的目的是为了【 】

A、提高放大倍数； B、稳定静态工作点； C、消除自激振荡；
D、使运放工作在线性区

17、放大电路引入负反馈能够稳定何种闭环增益，取决于【 】

A、反馈组态； B、反馈极性； C、信号源； D、运放类型

18、同相比例运算电路的引入反馈组态为【 】。

A、电压并联负反馈； B、电流并联负反馈； C、电压串联负反馈；
D、电流串联负反馈

19、欲将正弦波电压转换成二倍频电压，应选用【 】运算电路。

A、积分； B、微分； C、加法； D、乘法

20、整流电路主要是利用【 】来实现整流功能。

A、二极管； B、过零比较器； C、有源滤波器； D、无源滤波器

二、逻辑门电路见图 1，电路中： $+V_{cc}=+5V$, $R_1=10k\Omega$, $R_2=1k\Omega$ 。
根据 A、B 节点的电压，试将 C、D、E 点的电位填入表 1 内。
(本题 12 分，每空 1 分)

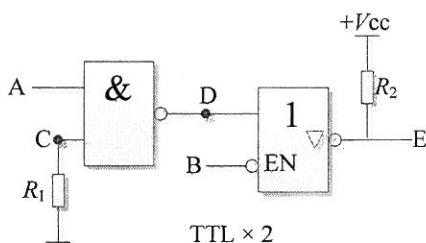


图 1

表 1

A	B	C	D	E
0V	0V			
0V	3.6V			
3.6V	0V			
3.6V	3.6V			

三、某组合逻辑电路的真值表如表 2 所示，A、B、C 为输入变量，D、E 为输出变量，试完成：

- (1) 分析该电路实现功能以及各变量作用；
- (2) 用图 2 a) 中双 4 选 1 数据选择器 CT74LS153 实现该电路功能，就在原图上连线；
- (3) 用图 2 b) 中 3 线-8 线译码器 CT74LS138 实现该电路功能，就在原图上连线，可适当附加门电路。 (本题 18 分)

表 2

输入			输出	
A	B	C	D	E
0	0	0	0	0
0	0	1	1	0
0	1	0	1	0
0	1	1	0	1
1	0	0	1	0
1	0	1	0	1
1	1	0	0	1
1	1	1	1	1

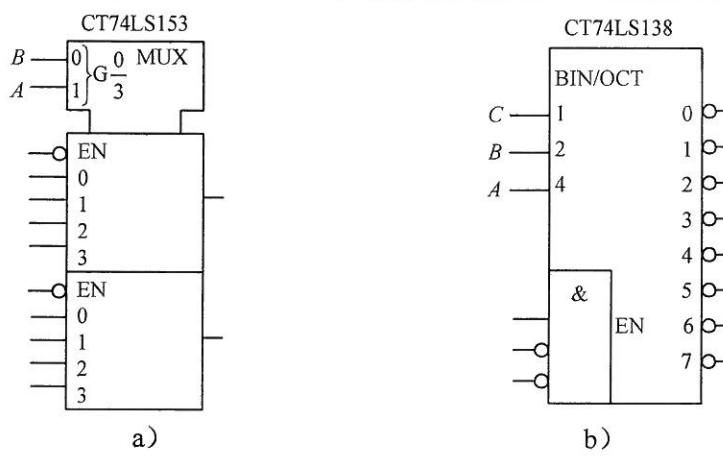


图 2

四、MSI 同步十进制加法计数器 CT74LS160 的功能表和接线图分别如下。

要求：（本题 14 分）

- (1) 分析图 3 所示计数电路为几进制计数器？
- (2) 欲将该电路改造成 69 进制计数器，如何设计，画出连线图。
- (3) 欲将该电路改造成 70 进制计数器，如何设计，画出连线图。

表 3

输入									输出			
CR	LD	CT _P	CT _T	CP	D ₀	D ₁	D ₂	D ₃	Q ₀	Q ₁	Q ₂	Q ₃
0	φ	φ	φ	φ	φ	φ	φ	φ	0	0	0	0
1	0	φ	φ	↑	d ₀	d ₁	d ₂	d ₃	d ₀	d ₁	d ₂	d ₃
1	1	1	1	↑	φ	φ	φ	φ	计	数		
1	1	0	φ	φ	φ	φ	φ	φ	保	持		
1	1	φ	0	φ	φ	φ	φ	φ	保	持		

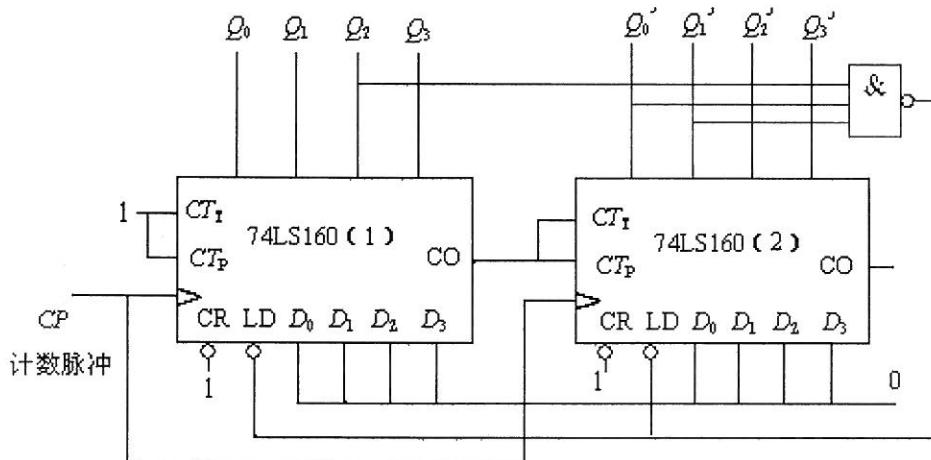


图 3

五、555定时器构成的模拟声音发生器如图4所示， $+V_{DD}$ 为+5V。要求：(1)说明两片CC7555分别接成了何种应用电路；(2)当开关S接通A点，电路发出声音，简述电路的工作原理；(3)定性画出 U_{O1} 及 U_{O2} 的波形图；(4)估算 U_{O1} 及 U_{O2} 的频率，并说明声音频率。(本题12分)

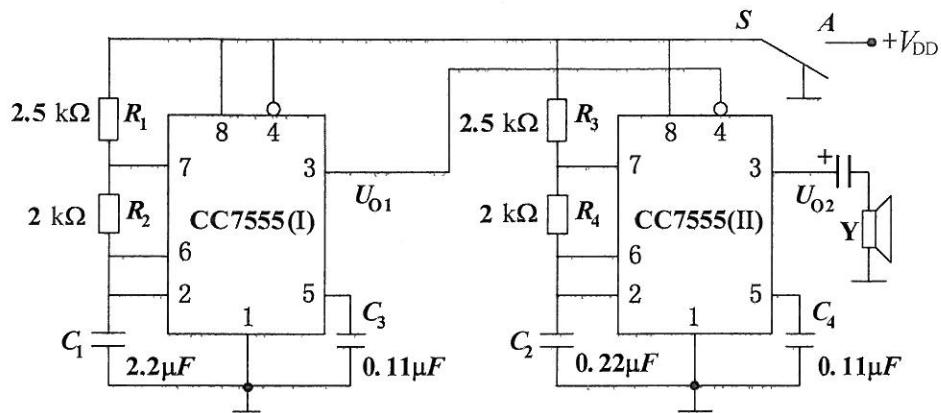


图4

六、放大电路见图5，已知 $U_{BE}=0.7V$, $r_{bb^+}=100\Omega$, 其他参数如图5所示。

- (1) 指出这是什么组态的放大电路，说明电路的具体名称；
- (2) 当 $I_{EQ}=1mA$ ，计算 R_E 的阻值；
- (3) 求 A_u 、 R_i 和 R_o 的大小；
- (4) 增大 R_s 和增大 R_L 对输出电压 U_o 的大小分别会造成什么影响，简要说明理由。(本题16分)

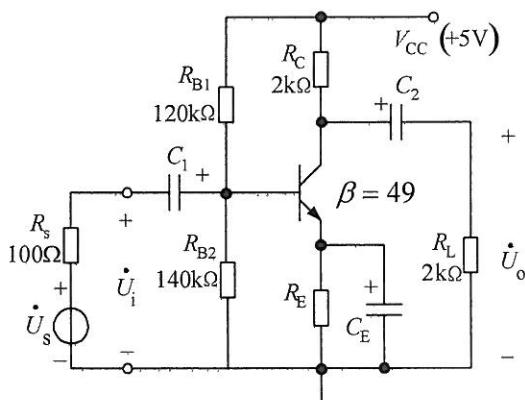


图5

七、判断图6所示电路中引入的总体交流反馈属于何种类型（组态和极性）。要求：直接在图中标出瞬时电位极性，在答题纸上写出判断结果。

(本题12分)

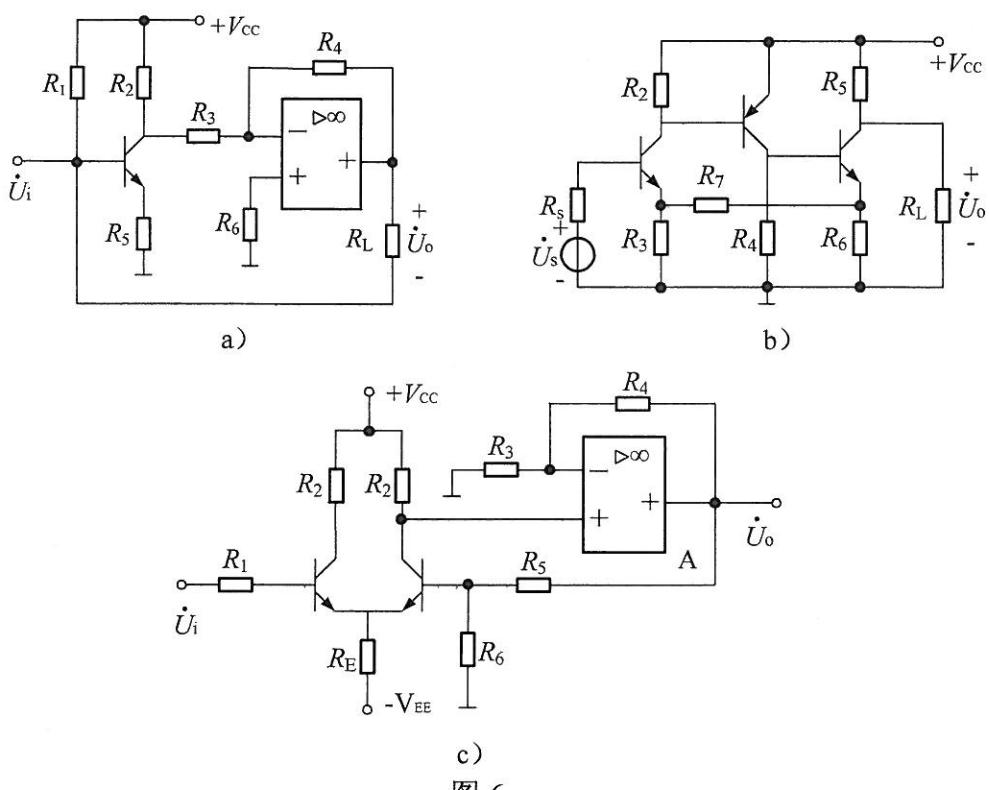


图 6

八、理想运放构成的电路如图 7 所示, $R_1=R_F=100k\Omega$, $R_2=50k\Omega$, $R_3=100k\Omega$, $C=100\mu F$, 输入电压 $u_{I1}=1V$, $u_{I2}=0.5V$, 且 $u_C(0)=0$ 。试解答: (1) 运放 A_1 、 A_2 分构成应用电路的名称; (2) 找出图中的虚地点; (3) R 的作用与取值? (4) 当 $t=10s$ 时, 输出电压 u_O 的值为多少?

(本题 14 分)

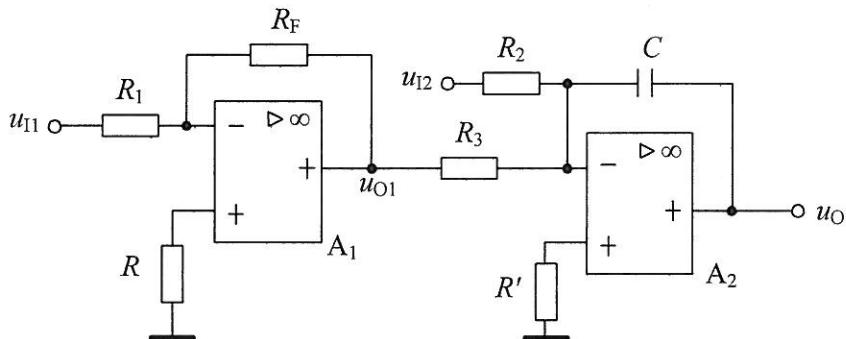
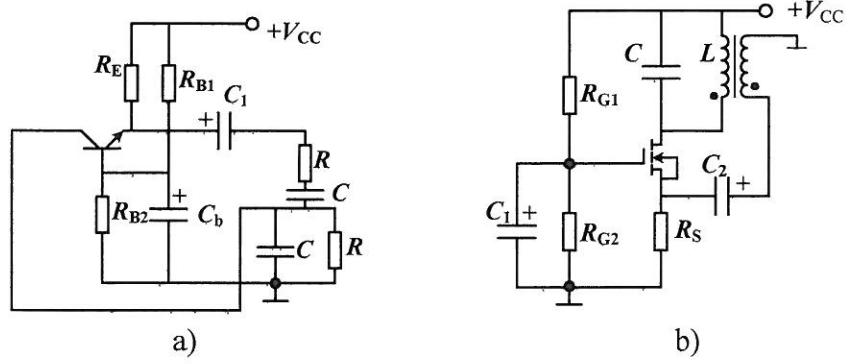


图 7

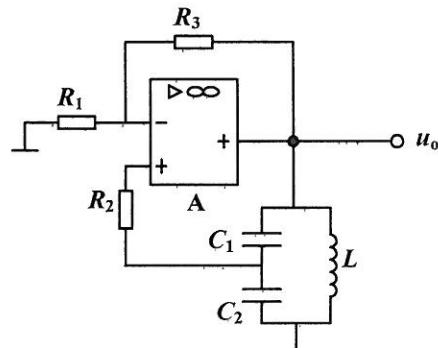
九、分析图 8 中的电路, 判断各电路能否产生振荡, 标出瞬时电位极性或作出扼要的判断说明; 如能振荡, 写出电路振荡频率 f_0 的表达式。

(本题 12 分)



a)

b)



c)

图 8